

(11)特許出願公開番号

(43)公開日 平成11年(1999)8月10日

F

[最終頁に続く](#)

## 【特許請求の範囲】

【請求項1】 回路基板と、該回路基板上に実装された発熱性を有する回路部品とを備え、親回路基板上に実装して使用されるハイブリッドモジュールにおいて、前記回路基板は、所定厚さのシートを複数積層した多層基板からなると共に開口部を有するシートを積層して前記親回路基板と対向する主面に前記凹部が形成され、該凹部内に前記回路部品が実装され、前記回路部品から前記親回路基板に熱伝導されることを特徴とするハイブリッドモジュール。

【請求項2】 前記回路基板の密度は、回路基板全体においてほぼ均一に設定されていることを特徴とする請求項1記載のハイブリッドモジュール。

【請求項3】 前記回路基板に形成されている内部電極及び表層電極は、銀又は銅からなることを特徴とする請求項1又は2記載のハイブリッドモジュール。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、回路パターンが形成された回路基板に、積層コンデンサや積層インダクタなどのチップ部品や半導体部品を搭載して回路を構成したハイブリッドモジュールに関し、特に回路基板上に電界効果型トランジスタやパワー半導体等の発熱性を有する回路部品を搭載したハイブリッドモジュールに関するものである。

## 【0002】

【従来の技術】従来、回路基板上に電界効果型トランジスタやパワー半導体等の発熱性を有する回路部品を搭載したハイブリッドモジュールでは、回路部品から放熱を図るため、特殊な放熱手段を設けたものがある。例えば、特開平5-13627号公報に示されたハイブリッドモジュールでは、図2に示すように、回路基板21に放熱フィン22を設け、回路基板21上に搭載された発熱性を有する回路部品23を、板バネ状の熱伝導部材24を介して放熱フィン22と接続したものである。このハイブリッドモジュール20では、回路部品23で発生した熱が、放熱フィン22を介して大気中に放出される。

【0003】また、回路基板上に発熱性を有する回路部品を搭載したハイブリッドモジュールの他の従来例として、図3に示すようなものもある。このハイブリッドモジュール20'では、回路基板25として窒化アルミニウム系のセラミックが使用され、この回路基板25上のランド電極26上にチップ状電子部品27が実装されると共に、ランド電極26上に半田バンプ28を介して発熱性を有する半導体素子等の回路部品29が搭載されている。

【0004】また、回路基板25は親回路基板30上に搭載されると共に、回路基板25の端子電極25aが、親回路基板30上に形成されたランド電極31に半田で

接続されている。

【0005】さらに、回路基板25と親回路基板30との対向した面は、親回路基板30の上に形成された熱伝導性の良好な導体膜32を介して接合されている。

【0006】窒化アルミニウム系セラミックは、熱伝導性が良い絶縁材料として注目されている。前述したハイブリッドモジュールでは、回路基板25上に搭載された回路部品29から発生する熱が、窒化アルミニウム系セラミックからなる熱伝導性良好な回路基板25と導体膜32を介して親回路基板30へと伝導され、放熱される。

## 【0007】

【発明が解決しようとする課題】しかしながら、前述した従来例における前者のハイブリッドモジュール20は、放熱フィン22を介して回路部品23で発生した熱を大気中に放出するものであり、放熱効率を高めるためには、必然的に放熱フィン22の表面積を広げることが必要となる。このため、ハイブリッドモジュール20において放熱フィン22の占める容積が大きくなり、小型化し難くなるという問題点があった。

【0008】また、前述した従来例における後者のハイブリッドモジュール20'では、回路部品29で発生した熱が回路基板25を介して親回路基板30へと放熱されるため、放熱フィン22は不要であり、回路基板25が放熱手段を兼ねるため、容積の増大はないが、窒化アルミニウム系セラミックは、熱伝導性が良いものの、現在ではアルミナ等の一般的な基板材料に比べて極めて高価であり、材料のコスト高を招くという問題点があった。

【0009】本発明の目的は上記の問題点に鑑み、小型で且つ放熱性の良好なハイブリッドモジュールを提供することにある。

## 【0010】

【課題を解決するための手段】本発明は上記の目的を達成するために請求項1では、回路基板と、該回路基板上に実装された発熱性を有する回路部品とを備え、親回路基板上に実装して使用されるハイブリッドモジュールにおいて、前記回路基板は、所定厚さのシートを複数積層した多層基板からなると共に開口部を有するシートを積層して前記親回路基板と対向する主面に前記凹部が形成され、該凹部内に前記回路部品が実装され、前記回路部品から前記親回路基板に熱伝導されるハイブリッドモジュールを提案する。

【0011】該ハイブリッドモジュールによれば、回路基板が多層基板によって構成され、該回路基板には、親回路基板に実装する際に親回路基板に対向する主面に凹部が形成され、該凹部内に回路部品が実装される。これにより、前記回路基板を親回路基板に実装したときに、前記回路部品は親回路基板に直接或いは放熱部材を介して当接され、前記回路部品からの発熱は親回路基板に熱伝導されて放熱されるので、小型にして高密度実装が可

## 3

能となり且つ効率よく放熱を行うことができる。

【0012】また、請求項2では、請求項1記載のハイブリッドモジュールにおいて、前記回路基板の密度は、回路基板全体においてほぼ均一に設定されているハイブリッドモジュールを提案する。

【0013】該ハイブリッドモジュールによれば、前記回路基板の密度が回路基板全体においてほぼ均一に設定されているので、周囲温度や湿度の変化による回路基板の反りの発生が防止される。

【0014】また、請求項3では、請求項1又は2記載のハイブリッドモジュールにおいて、前記回路基板に形成されている内部電極及び表層電極は、銀又は銅からなるハイブリッドモジュールを提案する。

【0015】該ハイブリッドモジュールによれば、回路パターン、スルーホール、ランド電極、端子電極等を構成する内部電極及び表層電極が銀又は銅からなるので、放熱性及び高周波特性の優れたものとなる。

【0016】

【発明の実施の形態】以下、図面に基づいて本発明の一実施形態を説明する。図1は、本発明の一実施形態のハイブリッドモジュールを示す側面断面図である。図において、10はハイブリッドモジュールで、回路パターンが形成された回路基板11に複数のチップ状電子部品12と発熱性を有する半導体素子等の回路部品13が搭載されて構成されている。

【0017】回路基板11は、直方体形状のアルミナを主体としたセラミック多層基板からなり、その底面、即ち親回路基板30への実装時に親回路基板に対向する主面11aには、発熱性の回路部品13を搭載するための凹部14が形成されている。

【0018】凹部14は、2段階に形成され、主面11a側に第1の凹部14Aが形成され、さらに第1の凹部14A内にやや小さい第2の凹部14Bが形成されている。

【0019】第2の凹部14Bは、その中に実装される回路部品13の形状に合わせて、その縦横厚み寸法よりやや大きく形成される。さらに、この第2の凹部14Bの底面には、前記回路部品13の端子電極を接続するランド電極15が形成されている。

【0020】第2の凹部14Bの中には発熱性を有する半導体素子、FET等の回路部品13が収納されると共に、回路部品13の端子電極は凹部14Bの底面に形成されたランド電極15に接続され、隣り合うランド電極15間には絶縁性の封止樹脂が充填されている。この状態で、回路部品13の裏面は、第1の凹部14Aの底面とほぼ同じ面となる。

【0021】ここで、回路部品13の端子電極とランド電極15との接続は、半田付けしても良いし、導電性樹脂用いた接続、異方導電性樹脂(ACF)用いた接続、或いはランド電極15上に金(Au)を用いたボールパ

## 4

ンプを形成し超音波併用熱圧着する等して行う。

【0022】上記導電性樹脂を用いた接続では、安価であり、導電性樹脂によって応力を吸収できるため高信頼性が得られるという効果があり、さらに、導電性樹脂を通しての放熱は少ないため目的とする放熱効果に悪影響を与えることが無い。さらに、異方導電性樹脂を用いれば、ランド電極15間を絶縁する封止樹脂が不要となり、コストの低減を図ることができる。

【0023】また、上記ランド電極15上にボールパンブを形成し超音波併用熱圧着する方法によれば、ドライプロセスであるためメッキ液による回路部品13へのダメージが少なく、設備コストを低減できると共に、回路基板11への回路部品13の実装作業時間を短縮でき、実装コストを低減できる。さらに、Au-Au接合なので接触抵抗が少なく高信頼性を得られる。

【0024】また、上記半田を用いた方法では、セルフアラインメントにより位置補正されるため、実装精度を必要としない、また、実装時に低荷重で実装できるため回路部品13へのダメージが少なく、さらに、半田パンブにより応力吸収できるため高信頼性を得られる。

【0025】一方、第1の凹部14A内には、第1の凹部14Aに嵌合する大きさの放熱板16が装着され、放熱板16と第1の凹部14Aの底側面及び回路部品13の裏面との間は熱伝導性樹脂17によって接着され、凹部14は放熱板16によって封止されている。この状態で、放熱板16の表面は回路基板11の主面11aとほぼ同じ面となる。

【0026】また、回路基板11の主面11aと対向する面、即ち図示における回路基板11の上面にはランド電極15が形成され、このランド電極15にチップ状電子部品12が半田付けされ、これらのチップ状電子部品12は、回路基板11の上面に嵌合する金属ケース18によって覆われている。さらに、回路基板11の側面には回路パターンに接続された複数の端子電極19が形成されている。

【0027】一方、前述したように、回路基板11は多層構造になっており、その内部に回路パターンが形成され、各ランド電極15はこの回路パターンに接続されている。これにより、回路基板の体積を有効に利用して、モジュールの小型化を図っている。

【0028】ここで、回路基板11は、図4に示すように、アルミナを主体としたセラミックグリーンシート(以下、グリーンシートと称する)101~107を積層・圧着した後、焼成することにより形成される。

【0029】それぞれのグリーンシート101~107には、図示していないがスルーホールが形成されると共に銀(Ag)又は銅(Cu)を用いて回路導体パターン及びランド電極等の内部電極及び表層電極が印刷形成されている。このように電極に銀又は銅を用いることにより、放熱性及び高周波特性の向上が図れる。

【0030】また、最下層のグリーンシート107には第1の凹部14Aに対応する形状の開口部108aが所定位置に形成され、さらにグリーンシート107の上に積層される2つのグリーンシート105、106のそれぞれには第2の凹部14Bに対応する形状の開口部105a、106aが所定位置に形成されている。

【0031】このように、回路基板11を複数のグリーンシート101~107を積層して形成した多層基板とし、さらに開口部105a、106a、107aを有するグリーンシート105~107を積層することにより凹部14を形成すれば、回路基板11の全域に亘って密度を均一に設定することができる。例えば、開口部を形成してないグリーンシートを積層して、プレス加工等によって凹部14を形成すると、回路基板の内部において部分的に密度が異なったものとなり、周囲の温度や湿度変化によって回路基板に反りが生じてしまい、回路パターンの切断等が生じると共に回路部品13の実装性が極めて低下してしまう。

【0032】前述のように、開口部を有するグリーンシートを積層した多層基板によって回路基板11を構成することにより、凹部14を有する反りの生じない回路基板11を簡単に製造することができる。

【0033】また、グリーンシート101~107を積層した後に圧着する際には、図5に示すように凹部14に嵌入する形状のプレス機40を用いる。これにより、回路基板11の凹部14の内面の表面粗さを10 $\mu$ 以下程度まで低減でき、凹部14内部へのランド電極15やパンプの形成を容易に行えるようになる。

【0034】一方、前述の構成よりなるハイブリッドモジュール10を親回路基板に実装するときは、図6に示すように、回路基板11の回路部品13が搭載された凹部14側を下側に向け、主面11aを親回路基板30に対向させて実装し、回路基板11の側面の端子電極19を親回路基板30のランド電極31に半田付けする。

【0035】この親回路基板30の表面において、ハイブリッドモジュール10の放熱板16と対向する位置には、ランド電極31と共に、熱伝導性の導体膜32（例えばグラッドパターン等）が予め形成されており、回路基板11の端子電極19がランド電極31に半田付けされるのと同時に、この導体膜32に放熱板16の表面が半田付けされる。

【0036】尚、放熱板16と導体膜32とは半田付けでなくても、単に当接させるのみ、或いは熱伝導性樹脂を介して当接させても良いし、導体膜32を介することなく放熱板16を直接親回路基板30の表面に当接しても良い。

【0037】このハイブリッドモジュールでは、発熱性を有する半導体素子等の回路部品13から生じる熱が放熱板16、熱伝導性樹脂17及び導体膜32を介して親回路基板30に伝導され或いはグラッド等の広い導体膜

に伝導されて放熱される。

【0038】従って、小型にして効率よく放熱を行うことができるハイブリッドモジュールを安価にて製造することができる。

【0039】尚、前述した実施形態においては、放熱板16を介して回路部品13からの発熱を親回路基板30に熱伝導するようにしたが、図7に示すハイブリッドモジュール50のように放熱板16を設けず、回路部品13の裏面を導体膜32に直接当接或いは半田付け等するようにしても良い。

【0040】また、回路部品13としては、GaAsMES型FET、GaAsPHEMT型FET、或いはInP系FETを用いることが望ましい。

【0041】即ち、回路部品13としてGaAsMES型FETを用いた場合、素子内部での電子の移動が早いので素子からの発熱が少ない、GaAsの線膨張係数が6ppm/℃とシリコン(Si)よりも大きく、回路基板11、放熱板16、及び熱伝導性樹脂17等の線膨張係数と近くなるため、温度変化によって発生する応力が小さくなり高信頼性を得られる。

【0042】また、回路部品13としてGaAsPHEMT型FETを用いた場合には、素子内部での電子の移動速度がMES型FETよりも速いため、素子からの発熱をさらに小さくできると共に、同様に線膨張係数がシリコン(Si)よりも大きく、回路基板11、放熱板16、及び熱伝導性樹脂17等の線膨張係数と近くなるため、温度変化によって発生する応力が小さくなり高信頼性を得られる。

【0043】さらに、回路部品13としてInP系FETを用いた場合には、素子内部での電子の移動速度がGaAsよりも速いため、素子からの発熱をさらに小さくできると共に、線膨張係数が5ppm/℃とシリコン(Si)よりも大きく、回路基板11、放熱板16、及び熱伝導性樹脂17等の線膨張係数と近くなるため、温度変化によって発生する応力が小さくなり高信頼性を得られる。

【0044】また、上記回路部品13の端子電極間の絶縁（パシベーション）にSiN又はSiO<sub>2</sub> 或いはこれらの複合膜を用いることが好ましい。これらを用いることにより、上記封止樹脂の防湿性が不十分であっても素子の特性を劣化させることが無く、封止樹脂にボイドが生じて水分の進入があっても素子の信頼性を劣化させない。さらに、上記封止樹脂の残留イオンが多くても素子の信頼性が劣化しないため、安価な封止樹脂を用いることができる。

【0045】また、上記実施形態では、発熱性の回路部品13を1個実装したモジュールを構成したが、複数の発熱性回路部品を実装したモジュールであっても良く、この場合のも同様の効果を得ることができる。

【0046】ここで、複数の発熱性FETを用いる場合

7

には、これら複数のFETを1つのGaAs上に形成した回路部品13を用いることが好ましい。これにより、複数のFETを個別に実装するよりも実装エリアを縮小できると共に、一度の実装作業で済むため実装コストを低減することができる。さらに、複数のFETを個別に実装した場合に比べて、放熱板16或いは親回路基板30と容易に接触させることができ、放熱性を安定化させることができる。

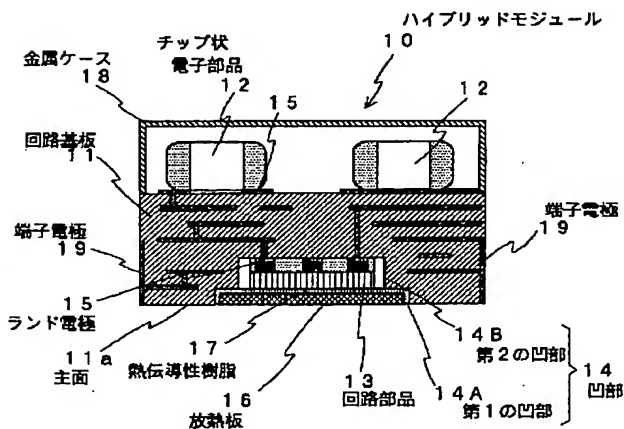
## 【0047】

【発明の効果】以上説明したように本発明の請求項1記載のハイブリッドモジュールによれば、回路基板を多層基板とし、親回路基板に対向する主面に形成された凹部内に回路部品が実装され、前記回路基板を親回路基板に実装したときに、前記回路部品は親回路基板に直接或いは放熱部材を介して当接され、前記回路部品からの発熱は親回路基板に熱伝導されて放熱されるので、小型にして高密度実装が可能となり且つ効率よく放熱を行うことができる。

【0048】また、請求項2によれば、上記の効果に加えて、前記回路基板の密度が回路基板全体においてほぼ均一に設定されているので、周囲温度や湿度の変化による回路基板の反りの発生が防止されるため、回路基板の反りによって生じる回路パターンの切断を防止することができる。と、共に、回路基板への回路部品の実装性を向上できる。

【0049】また、請求項3によれば、上記の効果に加えて、内部電極及び表層電極が銀又は銅からなるので、

【図1】



8

放熱性及び高周波特性の優れたものとなる。

## 【図面の簡単な説明】

【図1】本発明の一実施形態のハイブリッドモジュールを示す側面断面図

【図2】従来例のハイブリッドモジュールを示す側面断面図

【図3】従来例の他のハイブリッドモジュールを示す側面断面図

【図4】本発明の一実施形態における回路基板の構成を説明する図

【図5】本発明の一実施形態における積層シートの圧着方法を説明する図

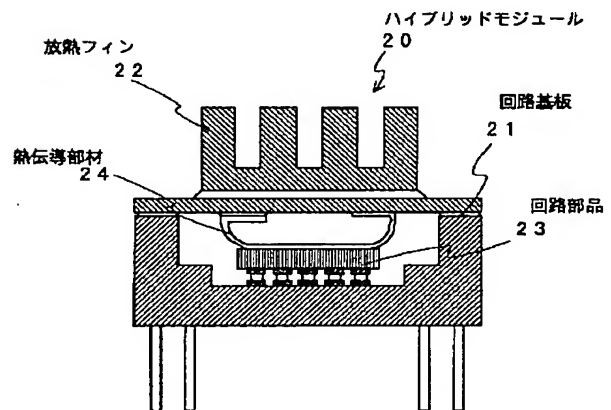
【図6】本発明の一実施形態のハイブリッドモジュールの親回路基板搭載例を示す図

【図7】本発明のハイブリッドモジュールの他の実施形態を示す側面断面図

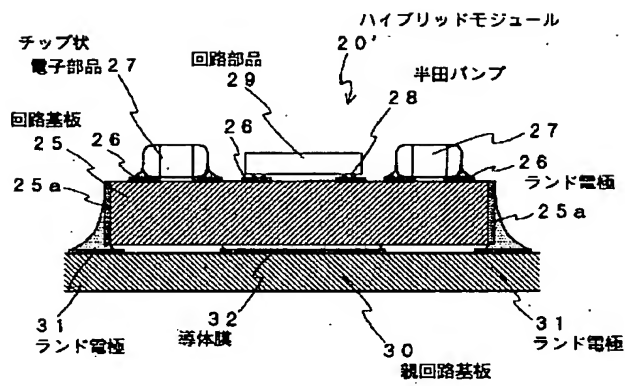
## 【符号の説明】

10、50…ハイブリッドモジュール、11…回路基板、11a…主面、12…チップ状電子部品、13…発熱性の回路部品、14…凹部、14A…第1の凹部、14B…第2の凹部、15…ランド電極、16…放熱板、17…熱伝導性樹脂、18…金属ケース、19…端子電極、30…親回路基板、31…ランド電極、32…熱伝導性の導体膜、40…プレス機、101～107…セラミックグリーンシート、105a、106a、107a…開口部。

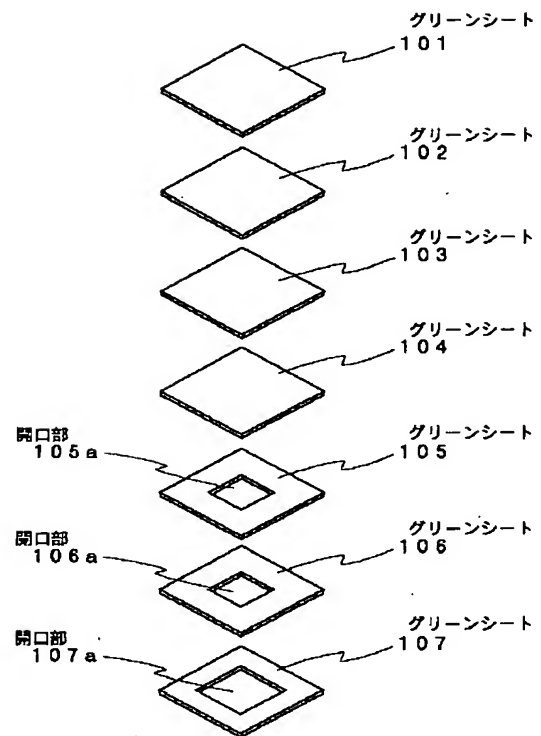
【図2】



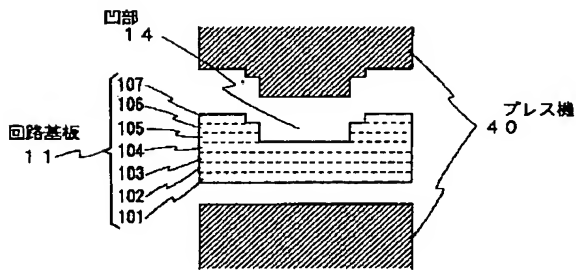
【図 3】



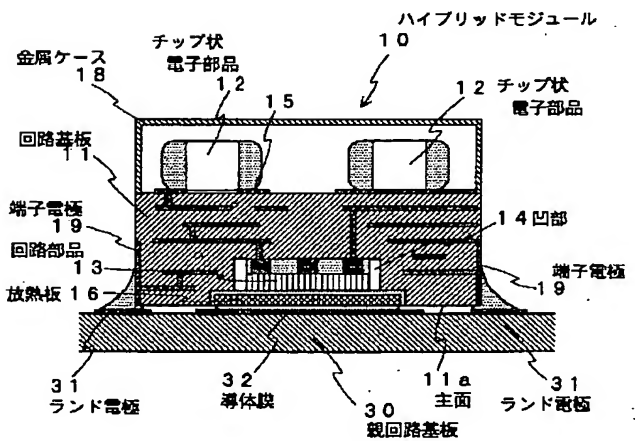
【図 4】



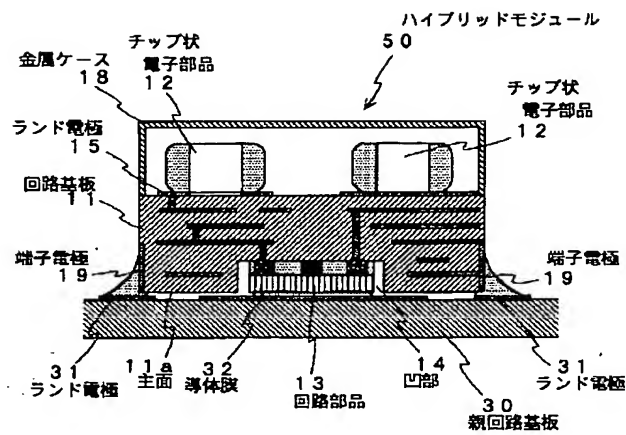
【図 5】



【図 6】



【図7】



フロントページの続き

(72)発明者 八木 一樹

東京都台東区上野6丁目16番20号 太陽誘  
電株式会社内

(11)Publication number : 11-220226  
(43)Date of publication of application : 10.08.1999

(21)Application number : 10-019342 (71)Applicant : TAIYO YUDEN CO LTD  
(22)Date of filing : 30.01.1998 (72)Inventor : SUZUKI KAZUTAKA  
NARITA NAOTO  
KAMIYAMA YOSHIAKI  
YAGI KAZUKI

Diagram illustrating a building layout with numbered rooms and areas:

- 1. 玄関 (Entrance)
- 2. 待合室 (Waiting Room)
- 3. 診察室 (Consultation Room)
- 4. 治療室 (Treatment Room)
- 5. 薬庫 (Medicine Storage)
- 6. 浴室 (Bathroom)
- 7. 厨房 (Kitchen)
- 8. 生活室 (Living Room)
- 9. 寝室 (Bedroom)
- 10. 書斎 (Study)
- 11. 図書室 (Library)
- 12. 体育館 (Gym)
- 13. プール (Swimming Pool)
- 14. 駐車場 (Parking Lot)
- 15. 庭園 (Garden)
- 16. テラス (Terrace)
- 17. ロビー (Lobby)
- 18. 2F 廊下 (2nd Floor Corridor)
- 19. 屋上庭園 (Rooftop Garden)

[Date of request for examination]	31.03.2000
[Date of sending the examiner's decision of rejection]	02.04.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of rejection]	



[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The circuit board Febrility mounted on this circuit board It is the hybrid module equipped with the above, while said circuit board consists of a multilayer substrate which carried out two or more laminatings of the sheet of predetermined thickness, the laminating of the sheet which has opening is carried out, said crevice is formed in said parent circuit board and a principal plane which counters, and said passive circuit elements are mounted in this crevice, and it is characterized by carrying out heat conduction to said parent circuit board from said passive circuit elements.

[Claim 2] Density of said circuit board is a hybrid module according to claim 1 characterized by being mostly set as homogeneity in the whole circuit board.

[Claim 3] An internal electrode and a surface electrode which are formed in said circuit board are a hybrid module according to claim 1 or 2 characterized by consisting of silver or copper.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the hybrid module which carried the passive circuit elements which have the febrility of a field effect transistor, a power semiconductor, etc. especially on the circuit board about the hybrid module which carried chips and semiconductor components, such as a multilayer capacitor and a laminating inductor, in the circuit board in which the circuit pattern was formed, and constituted the circuit.

[0002]

[Description of the Prior Art] Conventionally, by the hybrid module which carried the passive circuit elements which have the febrility of a field effect transistor, a power semiconductor, etc. on the circuit board, in order to aim at thermolysis from passive circuit elements, there are some which established the special thermolysis means. For example, by the hybrid module shown in JP,5-13627,A, as shown in drawing 2 , a radiation fin 22 is formed in the circuit board 21, and the passive circuit elements 23 which have the febrility carried on the circuit board 21 are connected with a radiation fin 22 through the flat-spring-like heat-conduction member 24. By this hybrid module 20, the heat generated in passive circuit elements 23 is emitted into atmospheric air through a radiation fin 22.

[0003] Moreover, there is also a thing as shown in drawing 3 as other conventional examples of the hybrid module which carried the passive circuit elements which have febrility on the circuit board. In this hybrid module 20', while the ceramic of an alumimium nitride system is used as the circuit board 25 and the chip-like electronic parts 27 are mounted on the land electrode 26 on this circuit board 25, the passive circuit elements 29, such as a semiconductor device which has febrility through the solder bump 28, are carried on the land electrode 26.

[0004] Moreover, while the circuit board 25 is carried on the parent circuit board 30, terminal electrode 25a of the circuit board 25 is connected to the land electrode 31 formed on the parent circuit board 30 with solder.

[0005] furthermore, the thermally conductive good conductor with which the field of the circuit board 25 and the parent circuit board 30 which countered was formed on the parent circuit board 30 — it is joined through the film 32.

[0006] The alumimium nitride system ceramic attracts attention as an insulating material with sufficient thermal conductivity. the circuit board 25 with good thermal conductivity and the conductor with which the heat generated by the hybrid module mentioned above from the passive circuit elements 29 carried on the circuit board 25 consists of an alumimium nitride system ceramic — through a film 32, it conducts to the parent circuit board 30, and heat is radiated.

[0007]

[Problem(s) to be Solved by the Invention] However, in order for the hybrid module 20 of the former in the conventional example mentioned above to emit the heat generated in passive circuit elements 23 through the radiation fin 22 into atmospheric air and to raise thermolysis effectiveness, it is necessary to extend the surface area of a radiation fin 22 inevitably. For

this reason, the capacity which a radiation fin 22 occupies in the hybrid module 20 became large, and there was a trouble of being hard coming to miniaturize.

[0008] moreover, in hybrid module 20' of the latter in the conventional example mentioned above Since the heat generated in passive circuit elements 29 radiates heat to the parent circuit board 30 through the circuit board 25, Although the radiation fin was unnecessary, and there was no increase of capacity in order that the circuit board 25 might serve as a thermolysis means, there was a trouble of it having been very expensive current compared with common substrate materials, such as an alumina, and causing the cost high of a material although an alumimium nitride system ceramic has good thermal conductivity.

[0009] The purpose of this invention is in view of the above-mentioned trouble to offer the small and good hybrid module of thermolysis nature.

[0010]

[Means for Solving the Problem] This invention in order to attain the above-mentioned purpose in claim 1 In a hybrid module which is equipped with the circuit board and passive circuit elements which have febrility mounted on this circuit board, and is used by mounting on the parent circuit board said circuit board Carry out the laminating of the sheet which has opening while consisting of a multilayer substrate which carried out two or more laminatings of the sheet of predetermined thickness, and said crevice is formed in said parent circuit board and a principal plane which counters. Said passive circuit elements are mounted in this crevice, and a hybrid module by which heat conduction is carried out to said parent circuit board from said passive circuit elements is proposed.

[0011] According to this hybrid module, the circuit board is constituted by multilayer substrate, in case it mounts in the parent circuit board, a crevice is formed in a principal plane which counters the parent circuit board, and passive circuit elements are mounted in this circuit board in this crevice. Since said passive circuit elements are contacted by the parent circuit board through direct or radiator material, and heat conduction of the pyrexia from said passive circuit elements is carried out to the parent circuit board and heat is radiated by this when said circuit board is mounted in the parent circuit board, it is made small, and high density assembly becomes possible and heat can be radiated efficiently.

[0012] Moreover, in claim 2, density of said circuit board proposes a hybrid module mostly set as homogeneity in the whole circuit board in a hybrid module according to claim 1.

[0013] According to this hybrid module, since density of said circuit board is mostly set as homogeneity in the whole circuit board, generating of curvature of the circuit board by change of ambient temperature or humidity is prevented.

[0014] Moreover, in claim 3, an internal electrode and a surface electrode which are formed in said circuit board propose a hybrid module which consists of silver or copper in a hybrid module according to claim 1 or 2.

[0015] Since an internal electrode and a surface electrode which constitute a circuit pattern, a through hole, a land electrode, a terminal electrode, etc. consist of silver or copper according to this hybrid module, it becomes what was excellent in thermolysis nature and a RF property.

[0016]

[Embodiment of the Invention] Hereafter, 1 operation gestalt of this invention is explained based on a drawing. Drawing 1 is the side cross section showing the hybrid module of 1 operation gestalt of this invention. In drawing, 10 is a hybrid module, and two or more chip-like electronic parts 12 and the passive circuit elements 13, such as a semiconductor device which has febrility, are carried, and it is constituted by the circuit board 11 in which the circuit pattern was formed.

[0017] The circuit board 11 consists of a ceramic multilayer substrate which made the alumina of a rectangular parallelepiped configuration the subject, and the crevice 14 for carrying the febrile passive circuit elements 13 is formed in principal plane 11a which counters the parent circuit board at the time of mounting to the base 30, i.e., the parent circuit board.

[0018] A crevice 14 is formed in two steps, 1st crevice 14A is formed in the principal plane

11a side, and 2nd a little small crevice 14B is further formed in 1st crevice 14A.

[0019] 2nd crevice 14B is formed according to the configuration of the passive circuit elements 13 mounted in it a little more greatly than the in-every-direction thickness size. Furthermore, the land electrode 15 which connects the terminal electrode of said passive circuit elements 13 is formed in the base of this 2nd crevice 14B.

[0020] While the passive circuit elements 13 which have febrility, such as a semiconductor device and FET, are contained in 2nd crevice 14B, the terminal electrode of passive circuit elements 13 is connected to the land electrode 15 formed in the base of crevice 14B, and it fills up with insulating closure resin between the adjacent land electrodes 15. In this condition, the rear face of passive circuit elements 13 turns into a base of 1st crevice 14A, and the almost same field.

[0021] Here, the connection between the terminal electrode of passive circuit elements 13 and the land electrode 15 may be soldered, and is performed by carrying out forming the \*\*\*\* connection for conductive resin, and the ball bump who used gold (Au) on different direction conductive resin (ACF) the used connection or the land electrode 15, and carrying out ultrasonic concomitant use thermocompression bonding etc.

[0022] In the connection using the above-mentioned conductive resin, it is cheap, since stress is absorbable with conductive resin, it is effective in high-reliability being acquired, and further, since there is little thermolysis which lets conductive resin pass, it does not have a bad influence on the thermolysis effect made into the purpose. Furthermore, if different direction conductive resin is used, the closure resin with which between the land electrodes 15 is insulated becomes unnecessary, and reduction of cost can be aimed at.

[0023] Moreover, since it is a dry process, while according to the method of forming a ball bump on the above-mentioned land electrode 15, and carrying out ultrasonic concomitant use thermocompression bonding there are few damages to the passive circuit elements 13 with plating liquid and they can reduce equipment cost, the mounting working hours of the passive circuit elements 13 to the circuit board 11 can be shortened, and mounting cost can be reduced. Furthermore, since it is Au-Au cementation, contact resistance can acquire high-reliability few.

[0024] Moreover, by the method using the above-mentioned solder, since location amendment is carried out by self alignment, mounting precision is not needed, and since it can mount by the low load at the time of mounting, there are few damages to passive circuit elements 13, and further, since stress absorption can be carried out by the solder bump, high-reliability can be acquired.

[0025] On the other hand in 1st crevice 14A, it is equipped with the heat sink 16 of the magnitude which fits into 1st crevice 14A, and pastes up with thermally conductive resin 17 between the bottom side of a heat sink 16 and 1st crevice 14A, and the rear face of passive circuit elements 13, and the closure of the crevice 14 is carried out by the heat sink 16. In this condition, the surface of a heat sink 16 turns into the almost same field as principal plane 11a of the circuit board 11.

[0026] Moreover, the land electrode 15 is formed in principal plane 11a of the circuit board 11 and the field which counters, i.e., the upper surface of the circuit board 11 in illustration, the chip-like electronic parts 12 are soldered to this land electrode 15, and these chip-like electronic parts 12 are covered with the metal casing 18 which fits into the upper surface of the circuit board 11. Furthermore, two or more terminal electrodes 19 connected to the circuit pattern are formed in the side of the circuit board 11.

[0027] On the other hand, as mentioned above, the circuit board 11 has multilayer structure, a circuit pattern is formed in that interior, and each land electrode 15 is connected to this circuit pattern. Thereby, a modular miniaturization is in drawing, using the volume of the circuit board effectively.

[0028] Here, the circuit board 11 is formed by calcinating the ceramic green sheets (a green sheet being called hereafter) 101-107 which made the alumina the subject, after being stuck by pressure, a laminating and, as shown in drawing 4.

[0029] Although not illustrated in each green sheet 101-107, while a through hole is formed in

it, printing formation of internal electrodes, such as a circuit conductor pattern and a land electrode, and the surface electrode is carried out using silver (Ag) or copper (Cu). Thus, by using silver or copper for an electrode, improvement in thermolysis nature and a RF property can be aimed at.

[0030] Moreover, opening 108a of the configuration corresponding to 1st crevice 14A is formed in a predetermined location at the green sheet 107 of the lowest layer, and the openings 105a and 106a of the configuration corresponding to 2nd crevice 14B are formed in the predetermined location at each of two green sheets 105, 106 by which a laminating is further carried out on a green sheet 107.

[0031] Thus, if a crevice 14 is formed by considering as the multilayer substrate which carried out the laminating of two or more green sheets 101-107, and formed the circuit board 11, and carrying out the laminating of the green sheets 105-107 which have Openings 105a, 106a, and 107a further, it can continue throughout the circuit board 11 and density can be set as homogeneity. For example, if the laminating of the green sheet which does not form opening is carried out and a crevice 14 is formed by press working of sheet metal etc., it becomes that from which density differed partially in the interior of the circuit board, and while curvature arises in the circuit board and cutting of a circuit pattern etc. arises by a surrounding temperature and humidity, the mounting nature of passive circuit elements 13 will fall extremely.

[0032] As mentioned above, the circuit board 11 which the curvature which has a crevice 14 does not produce can be easily manufactured by constituting the circuit board 11 with the multilayer substrate which carried out the laminating of the green sheet which has opening.

[0033] Moreover, in case it is stuck by pressure after carrying out the laminating of the green sheets 101-107, the press machine 40 of a configuration inserted in a crevice 14 as shown in drawing 5 is used. Thereby, the surface roughness of the inside of the crevice 14 of the circuit board 11 can be reduced to 10micro or less degree, and formation of the land electrode 15 to the crevice 14 interior or a bump can be easily performed now.

[0034] On the other hand, when the hybrid module 10 which consists of the above-mentioned configuration is mounted in the parent circuit board, as shown in drawing 6, the crevice 14 side in which the passive circuit elements 13 of the circuit board 11 were carried is turned to the bottom, it mounts by making principal plane 11a counter the parent circuit board 30, and the terminal electrode 19 of the side of the circuit board 11 is soldered to the land electrode 31 of the parent circuit board 30.

[0035] the location which counters with the heat sink 16 of the hybrid module 10 in the surface of this parent circuit board 30 — the land electrode 31 — a thermally conductive conductor — that films 32 (for example, grand pattern etc.) are formed beforehand, and the terminal electrode 19 of the circuit board 11 is soldered to the land electrode 31, simultaneously this conductor — the surface of a heat sink 16 is soldered to a film 32.

[0036] in addition, a heat sink 16 and a conductor — even if a film 32 is not soldering, it contacts through thermally conductive resin only in making it only contact — you may make — a conductor — the surface of the direct parent circuit board 30 may be contacted in a heat sink 16 through a film 32.

[0037] the heat produced from the passive circuit elements 13, such as a semiconductor device which has febrility, by this hybrid module — a heat sink 16, thermally conductive resin 17, and a conductor — it conducts to the parent circuit board 30 through a film 32 — having — or large conductors, such as a gland, — heat is conducted and radiated on a film.

[0038] Therefore, the hybrid module which can make it small and can radiate heat efficiently can be \*\*\*\*\* (ed) cheaply.

[0039] in addition, the hybrid module 50 shown in drawing 7 in the operation gestalt mentioned above although the pyrexia from passive circuit elements 13 was heat-conducted to the parent circuit board 30 through the heat sink 16 — like — a heat sink 16 — not preparing — the rear face of passive circuit elements 13 — a conductor — it may be made to carry out direct contact or soldering to a film 32.

[0040] Moreover, as passive circuit elements 13, it is desirable to use the GaAsMES mold

FET, the GaAsPHEMT mold FET, or the InP system FET.

[0041] That is, when the GaAsMES mold FET is used as passive circuit elements 13, since migration of the electron inside an element is early, the coefficient of linear expansion of GaAs with little pyrexia from an element is larger than degree C, 6 ppm /, and silicon (Si), since it becomes near with the coefficient of linear expansion of the circuit board 11, a heat sink 16, and thermally conductive resin 17 grade, the stress generated by the temperature change becomes small, and high-reliability can be acquired.

[0042] Moreover, the stress generated by the temperature change since coefficient of linear expansion is larger than silicon (Si) similarly while being able to make pyrexia from an element still smaller, since the passing speed of the electron inside an element is quicker than the MES mold FET when the GaAsPHEMT mold FET is used as passive circuit elements 13, and it becomes as near as the coefficient of linear expansion of the circuit board 11, a heat sink 16, and thermally conductive resin 17 grade becomes small, and high-reliability can be acquired.

[0043] Furthermore, while being able to make pyrexia from an element still smaller since the passing speed of the electron inside an element is quicker than GaAs when the InP system FET is used as passive circuit elements 13, coefficient of linear expansion is larger than degree C, 5 ppm /, and silicon (Si), since it becomes near with the coefficient of linear expansion of the circuit board 11, a heat sink 16, and thermally conductive resin 17 grade, the stress generated by the temperature change becomes small, and high-reliability can be acquired.

[0044] Moreover, they are SiN or SiO<sub>2</sub> to the terminal inter-electrode insulation (passivation) of the above-mentioned passive circuit elements 13. Or it is desirable to use such bipolar membrane. By using these, even if the dampproofing of the above-mentioned closure resin is inadequate, the property of an element is not degraded, and even if a void arises to closure resin and it has penetration of moisture, the reliability of an element is not degraded. Furthermore, since the reliability of an element does not deteriorate even if there is much residual ion of the above-mentioned closure resin, cheap closure resin can be used.

[0045] Moreover, although the module which mounted one febrile passive circuit elements 13 was constituted from an above-mentioned operation gestalt, you may be the module which mounted two or more febrile passive circuit elements, and that in this case can also acquire the same effect.

[0046] Here, when using two or more febrility FET, it is desirable to use the passive circuit elements 13 in which FET of these plurality was formed on one GaAs. While mounting area is reducible by this rather than it mounts two or more FET according to an individual, since it ends with a mounting activity once, mounting cost can be reduced. Furthermore, compared with the case where two or more FET is mounted according to an individual, a heat sink 16 or the parent circuit board 30 can be made to be able to contact easily, and thermolysis nature can be stabilized.

[0047]

[Effect of the Invention] As explained above, according to the hybrid module of this invention according to claim 1 When the circuit board is used as a multilayer substrate, passive circuit elements are mounted in the crevice formed in the principal plane which counters the parent circuit board and said circuit board is mounted in the parent circuit board Said passive circuit elements are contacted by the parent circuit board through direct or radiator material, since heat conduction of it is carried out to the parent circuit board and it radiates heat, pyrexia from said passive circuit elements is made small, and high density assembly becomes possible and it can radiate heat efficiently.

[0048]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**


---

**[Brief Description of the Drawings]**

**[Drawing 1]** The side cross section showing the hybrid module of 1 operation gestalt of this invention

**[Drawing 2]** The side cross section showing the hybrid module of the conventional example

**[Drawing 3]** The side cross section showing other hybrid modules of the conventional example

**[Drawing 4]** Drawing explaining the configuration of the circuit board in 1 operation gestalt of this invention

**[Drawing 5]** Drawing explaining the sticking-by-pressure method of the laminating sheet in 1 operation gestalt of this invention

**[Drawing 6]** Drawing showing the example of parent circuit board loading of the hybrid module of 1 operation gestalt of this invention

**[Drawing 7]** The side cross section showing other operation gestalten of the hybrid module of this invention

**[Description of Notations]**

10 50 — A hybrid module, 11 — The circuit board, 11a — Principal plane, 12 [ — The 1st crevice, ] — Chip-like electronic parts, 13 — Febrile passive circuit elements, 14 — A crevice, 14A 14B [ — Thermally conductive resin, ] — The 2nd crevice, 15 — A land electrode, 16 — A heat sink, 17 18 — metal casing and 19 — a terminal electrode, 30 — parent circuit board, 31 — land electrode, and 32 — a thermally conductive conductor — a film and 40 — a press machine, a 101 - 107 — ceramic green sheet, 105a and 106a, and 107a— opening.

---

**[Translation done.]**



## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

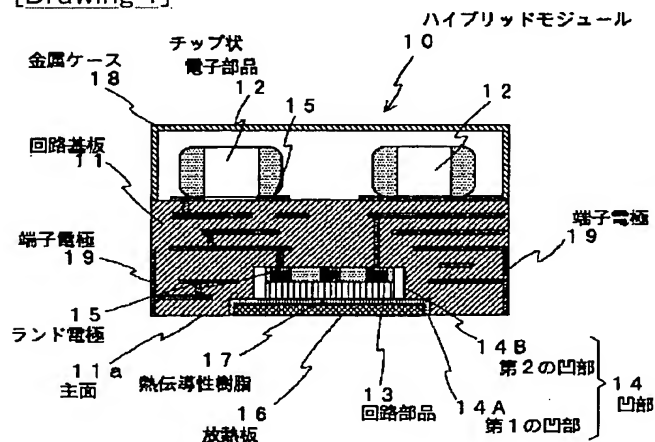
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\*\* shows the word which can not be translated.

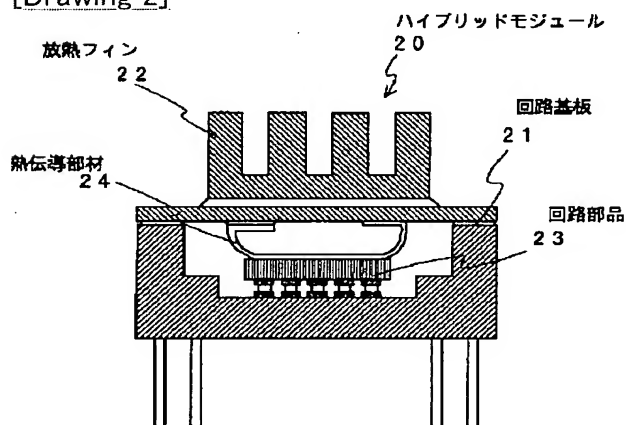
3.In the drawings, any words are not translated.

## DRAWINGS

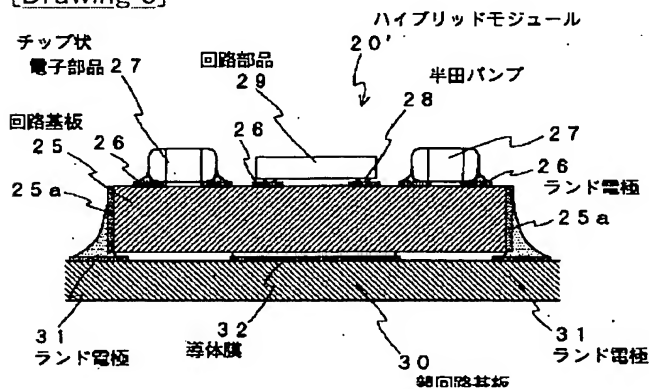
[Drawing 1]



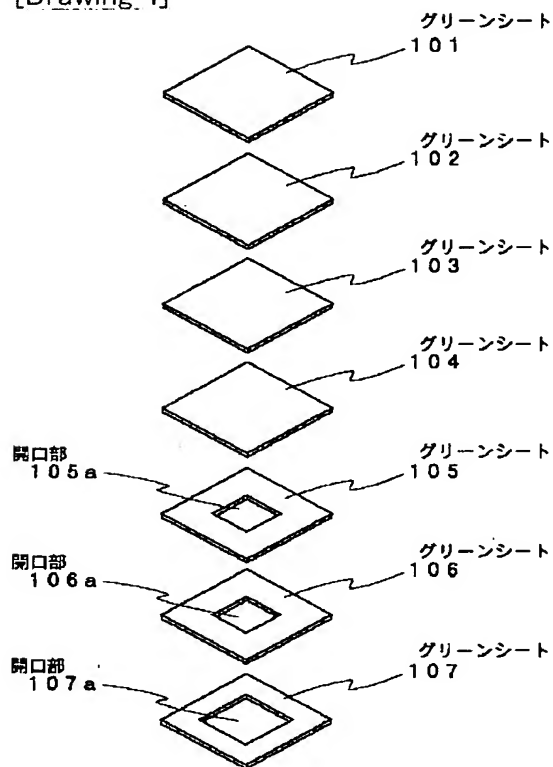
[Drawing 2]



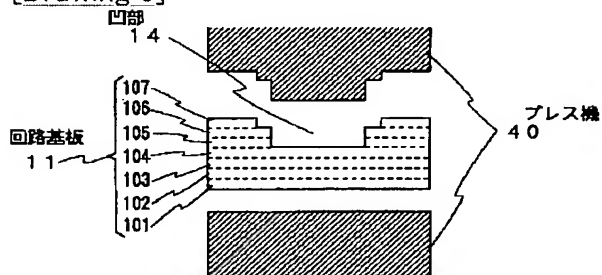
[Drawing 3]



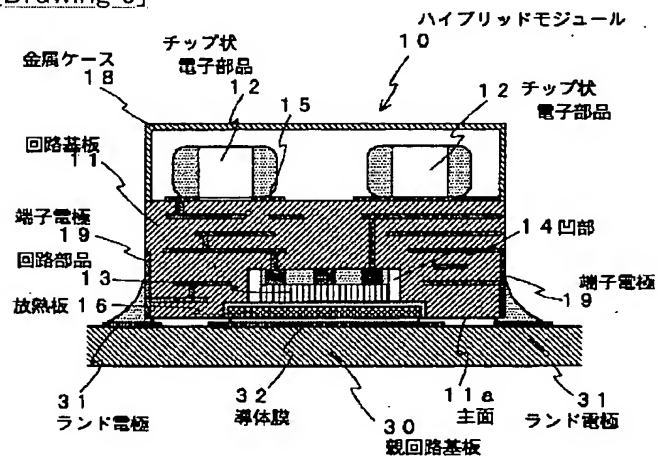
[Drawing 4]



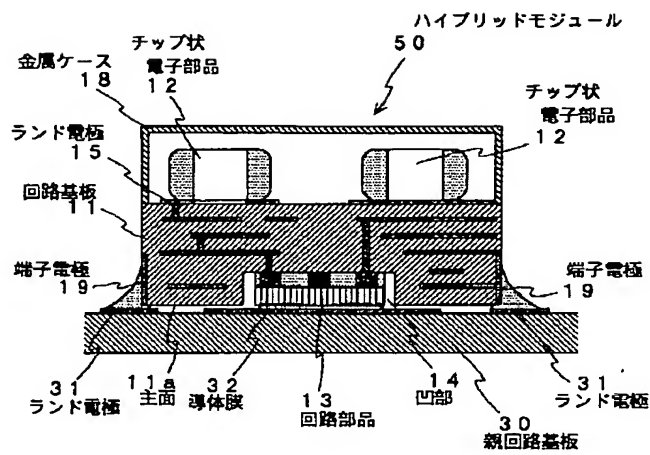
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]